

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-111375

(43) 公開日 平成7年(1995)4月25日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K	1/11	Z 7511-4E		
	3/40	Z 7511-4E		
	3/46	N 6921-4E		

審査請求 未請求 請求項の数12 F D (全 8 頁)

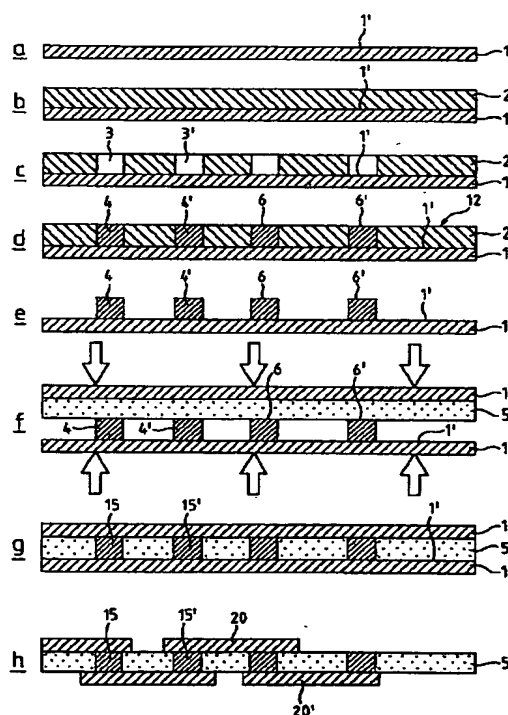
(21) 出願番号	特願平6-22060	(71) 出願人	593131909 ディコネックス パテンテ アーゲー Dyconex Patente AG スイス国 ツーク ツェーハー-6300 パ ーレルシュトラッセ 43 ハインズ アン ド コンパニー 気付
(22) 出願日	平成6年(1994)1月21日	(72) 発明者	シュミット ヴァルター スイス国 チューリッヒ 8050 オーバー ヴィーセンシュトラッセ 73 エフ
(31) 優先権主張番号	0 0 2 1 7 / 9 3 - 9	(74) 代理人	弁理士 藤田 邦彦 (外1名)
(32) 優先日	1993年1月26日		
(33) 優先権主張国	スイス (CH)		

(54) 【発明の名称】 多層プリント回路基板およびその製造方法ならびに多層プリント回路基板の導体箔

(57) 【要約】

【目的】 導体箔1からなる多層プリント回路基板の複数の異なる導体間の電氣的接続を、より簡単に、また、より安価に形成することができるようにする。

【構成】 導体箔1上にあらかじめ加工された電氣的接続4、4'を施すことにより、回路基板に電氣的接続を形成する。その際、フォトレジスト2が導体箔1上に積層され、該フォトレジスト2に光化学的処理としての感光および現像を行うことにより、任意に選択し得るパターンの凹部3、3'をめっきし、続いてフォトレジスト2を除去する。そして、この導体箔1に接着箔5を備えた別の導体箔10を圧着する。すると、導体箔1の上にあらかじめ形成された電氣的配線4、4'が接着箔5を貫通し、導体箔1と導体箔10間の電氣的接続が形成される。



【特許請求の範囲】

【請求項1】導体箔1と導体箔10とが非導電接続媒体5である中間被覆により離間せしめられ、少なくとも1以上の導体箔1の少なくとも片側1'の所定箇所がめっきされ、めっきによりあらかじめ加工された電氣的接続4, 4'を備えた導体箔1と導体箔10とが積層されるに際し、前記電氣的接続4, 4'が接続被覆媒体5を貫通して導体箔1と導体箔10との間に電氣的接続を形成し、導体箔1と導体箔10とが所定箇所において電氣的に接続されていることを特徴とする、多層プリント回路基板。

【請求項2】導体箔1の少なくとも片側1'の特定領域をめっきすることによりあらかじめ所定数の電氣的接続4, 4'を加工し、あらかじめ加工された該電氣的接続4, 4'を備えた導体箔1と別の導体箔10とが電氣的接続4, 4'により電氣的接続を形成し、かつ、中間接続媒体5が前記電氣的接続4, 4'以外の領域を電氣的に絶縁するごとくあらかじめ加工した電氣的接続4, 4'を備えた導体箔1に、前記接続媒体5を介して別の導体箔10を積層することを特徴とする、多層プリント回路基板の製造方法。

【請求項3】あらかじめ加工された前記電氣的接続4, 4'を導体箔1に加工するに際し、フォトレジスト2が該導体箔1上に積層され、該フォトレジスト被覆2に光化学的処理としての感光および現像を行うことにより任意に選択し得る形状の凹部3, 3'を形成し、該凹部3, 3'に金属電解めっきを施して前記電氣的接続4, 4'を析出させ、続いて残留フォトレジスト2を除去することを特徴とする、請求項2記載の多層プリント回路基板の製造方法。

【請求項4】前記導体箔1にあらかじめ加工した前記電氣的接続4, 4'が完全に前記凹部3, 3'を埋め、該電氣的接続4, 4'の上面が平坦面6, 6'となってフォトレジスト2上面と平坦共通面12を形成するごとく、電氣的接続4, 4'が該凹部3, 3'にめっきされることを特徴とする、請求項3記載の多層プリント回路基板の製造方法。

【請求項5】前記導体箔1にあらかじめ加工した前記電氣的接続4, 4'が完全に前記凹部3, 3'を埋め、前記電氣的接続はその上面がフォトレジスト2上面より突出して半円または円弧状、かつ、底面が平坦である形状11, 11'となり、フォトレジスト2上面と非平坦面12を形成するごとく前記電氣的接続4, 4'が前記凹部3, 3'にめっきされることを特徴とする、請求項3記載の多層プリント回路基板の製造方法。

【請求項6】前記導体箔1および導体箔10には、転写箔またはキャリア箔を被覆した上で処理がなされることを特徴とする、請求項4または5記載の多層プリント回路基板の製造方法。

【請求項7】少なくとも1層の導体箔1の少なくとも片側1'に別の導体箔10を積層する前に、あらかじめ施さ

れる所定数の電氣的接続4, 4'がめっきされ、あらかじめ加工された電氣的接続4, 4'を備えた導体箔1と別の導体箔10とが該電氣的接続4, 4'により電氣的接続を形成し、かつ、中間接続媒体5が前記電氣的接続4, 4'以外の領域を電氣的に絶縁するごとくあらかじめ加工した電氣的接続4, 4'を備えた導体箔1に、前記接続媒体5を介して別の導体箔10を積層し、該導体箔1と導体箔10とを圧着、積層するに際してはあらかじめ加工された電氣的接続4, 4'が該接続媒体5を貫通して該導体箔1と導体箔10との所定位置に電氣的接続15, 15'を形成することを特徴とする、請求項2記載の多層プリント回路基板の製造方法。

【請求項8】感光および現像を伴う光化学処理により導体箔に電氣的接続15, 15'の平坦面6, 6'に達する係止穴7, 7'が形成され、かつ、電氣的接続15, 15'の平坦面6, 6'に残留する接着残留物をサンドブラストまたはプラズマ・エッチングにより清浄し、少なくとも1層以上の金属被覆8, 8'が化学的に箔／めっき境界面13の所定位置に施され、その後、形成された係止穴7, 7'は熱風スズめっき、または、該係止穴7, 7'に単に埋込、熔融された導電性溶ダ・ペーストや導電性プラスチックにより埋められることを特徴とする、請求項7記載の多層プリント回路基板の製造方法。

【請求項9】導体箔10には非導電性接続被覆5が施され、あらかじめ加工された電氣的接続4, 4'を備えた導体箔1と導体箔10が前記非導電性接続被覆5を介して積層される際、該電氣的接続4, 4'が前記接続媒体5を貫通して導体箔1と導体箔10との間に電氣的接続15, 15'を形成し、それ以外の中間領域は電氣的に絶縁されることを特徴とする、請求項7または8記載の多層プリント回路基板の製造方法。

【請求項10】前記導体箔は銅箔であることを特徴とする、請求項7ないし9のいずれかに記載の多層プリント回路基板の製造方法。

【請求項11】金属の導体箔1および10、ならびに、非金属の導体箔2および5の積層処理はロール状で連続的に圧着するロール・ツー・ロール方式によりなされることを特徴とする請求項7ないし10のいずれかに記載の多層プリント回路基板の製造方法。

【請求項12】導体箔1の少なくとも片側1'の特定領域をめっきすることによりあらかじめ所定数の電氣的接続4, 4'を加工し、あらかじめ加工された該電氣的接続4, 4'を備えた導体箔1と別の導体箔10とが電氣的接続4, 4'により電氣的接続を形成し、かつ、中間接続媒体5が前記電氣的接続4, 4'以外の領域を電氣的に絶縁するごとくあらかじめ加工した電氣的接続4, 4'を備えた導体箔1に、前記接続媒体5を介して別の導体箔10を積層する多層プリント回路基板の製造方法に使用する導体箔であって、導電材料である導体箔1と該導体箔1の片側1'に突出するあらかじめ加工された電

氣的接続 4、4' とからなることを特徴とする、多層プリント回路基板の導体箔。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、多層プリント回路基板およびその製造方法ならびに多層プリント回路基板の導体箔に関し、特に、このような回路基板の導体層間の電氣的接続方法および回路基板の製造方法に関するものである。

【0002】

【従来の技術】従来のプリント回路基板技術の方法においては、基板穴が異なる導体間の電氣的接続のために主として使われ、機械的に穿孔されていた。この目的のために、金属／非金属で被覆された幾つかの層を有する多層プリント回路基板が使用される。そして、穴は、例えば、導電材料で埋められ、電氣的接続が形成される。導体箔にパターン形成（レイアウト）することによって、例えば、この導体箔の外側の金属被覆の所定部分を除去することによって、回路が形成される。

【0003】

【発明が解決しようとする課題】この方法の欠点は、孔が機械的に穿孔されるため、その直径が例えば、0.2 mm という大きさになることである。多くの利用分野において、機械的に穿孔されたこの穴は、スペースを取り過ぎてしまい、最適な超高密度の導体域が得られない。回路基板技術において、機械的穿孔により電氣的接続のための穴を形成することには、技術的に限界がある。すなわち、直径0.2 mm以下の穴を形成することは、技術的あるいは経済的な面を考慮すると、避けなければならない。より小さい穴を開けるための非機械的な方法は、あらかじめ完全に穴開けされたプリント回路基板への電解スルーめっきであるが、この処理法はかなり大量の不良品を出し、高価につく。湿式の化学的方法を使うと、製造と廃棄物のために大掛かりな設備が必要となり、かなりの資本投資になる。不良品および廃棄物が生成すると製品コストを上げてしまうし、めっきスルー穴にクラックが生じて接続不良になると、これもコストを上げてしまう。これが、新たな方法を必要とする理由である。

【0004】この問題を解決する最近の方法は、例えば、1992年6月15日出願のスイス国特許出願 1873/92-8 に記載されている。この方法は、非機械的な無電解法（非湿式法）を使い、比較的少ない処理ステップで多層の回路箔に確実に複数の電氣的接続を同時に形成するものである。この方法は、また、すでに実証されている処理ステップを使うことができるという利点もあり、このことが製造の信頼性を著しく高めている。この方法では、フォトエッチングにより表面に導体パターンを形成する必要があり、プラズマ・エッチング設備を必要とする。この技術には、著しい利点があるが、結局は、導体間の貫通エッチングが製造速度を決めるステ

ップとなってしまう。この方法では、必要以上に時間が掛り、従って、高くつくという欠点がある。

【0005】本発明の課題は、金属箔あるいは導体箔からなるプリント回路基板の複数の異なる導体層間の電氣的接続を、より簡単に、より安価に形成することができるようになることである。

【0006】この課題は、以下に具体的に述べるように、導体箔に準備段階であらかじめ電氣的接続を付加するという特別な調整を施し、該導体箔を別の導体箔または金属箔を有する接着箔に積層するという前段階処理を行うことによって解決可能であり、導体箔にあらかじめ加工された電氣的接続を非金属箔である接続被覆に押圧、貫通させることにより、該導体箔と接続箔の反対側に位置する第2の導体箔との間の電氣的接続が可能となる。

【0007】

【課題を解決するための手段】本発明による多層プリント回路基板およびその製造方法、ならびに、多層プリント回路基板の特徴は以下の通りである。すなわち、本発明による多層プリント回路基板は、導体箔1と導体箔10とが非導電接続媒体5である中間被覆により離間せしめられ、少なくとも1以上の導体箔1の少なくとも片側1'の所定箇所がめっきされ、めっきによりあらかじめ加工された電氣的接続4、4'を備えた導体箔1と導体箔10とが積層されるに際し、前記電氣的接続4、4'が接続被覆媒体5を貫通して導体箔1と導体箔10との間に電氣的接続を形成し、導体箔1と導体箔10とが所定箇所において電氣的に接続されていることを特徴とするものである。

【0008】また、本発明による多層プリント回路基板の製造方法は、導体箔1の少なくとも片側1'の特定領域をめっきすることによりあらかじめ所定数の電氣的接続4、4'を加工し、あらかじめ加工された該電氣的接続4、4'を備えた導体箔1と別の導体箔10とが電氣的接続4、4'により電氣的接続を形成し、かつ、中間接続媒体5が前記電氣的接続4、4'以外の領域を電氣的に絶縁するごとくあらかじめ加工した電氣的接続4、4'を備えた導体箔1に、前記接続媒体5を介して別の導体箔10を積層することを特徴とするものである。

【0009】あらかじめ加工された前記電氣的接続4、4'を導体箔1に加工するに際しては、フォトレジスト2が該導体箔1上に積層され、該フォトレジスト被覆2に光化学的処理としての感光および現像を行うことにより任意に選択し得る形状の凹部3、3'を形成し、該凹部3、3'に金属電解めっきを施して前記電氣的接続4、4'を析出させ、続いて残留フォトレジスト2を除去するようにする。

【0010】また、前記導体箔1にあらかじめ加工した前記電氣的接続4、4'が完全に前記凹部3、3'を埋め、該電氣的接続4、4'の上面が平坦面6、6'とな

ってフォトレジスト2上面と平坦共通面12を形成するごとく、電氣的接続4、4'が該凹部3、3'にめっきされるようにする。

【0011】さらに、前記導体箔1にあらかじめ加工した前記電氣的接続4、4'が完全に前記凹部3、3'を埋め、前記電氣的接続はその上面がフォトレジスト2上面より突出して半円または円弧状、かつ、底面が平坦である形状11、11'となり、フォトレジスト2上面と非平坦面12を形成するごとく前記電氣的接続4、4'が前記凹部3、3'にめっきされるようにする。

【0012】そして、前記導体箔1および導体箔10には、転写箔またはキャリア箔を被覆した上で処理がなされるようにする。

【0013】また、少なくとも1層の導体箔1の少なくとも片側1'に別の導体箔10を積層する前に、あらかじめ施される所定数の電氣的接続4、4'がめっきされ、あらかじめ加工された電氣的接続4、4'を備えた導体箔1と別の導体箔10とが該電氣的接続4、4'により電氣的接続を形成し、かつ、中間接続媒体5が前記電氣的接続4、4'以外の領域を電氣的に絶縁するごとくあらかじめ加工した電氣的接続4、4'を備えた導体箔1に、前記接続媒体5を介して別の導体箔10を積層し、該導体箔1と導体箔10とを圧着、積層する際にはあらかじめ加工された電氣的接続4、4'が該接続媒体5を貫通して該導体箔1と導体箔10との所定位置に電氣的接続15、15'を形成するようにする。

【0014】感光および現像を伴う光化学処理により導体箔に電氣的接続15、15'の平坦面6、6'に達する係止穴7、7'が形成され、かつ、電氣的接続15、15'の平坦面6、6'に残留する接着残留物をサンドブラストまたはプラズマ・エッチングにより清浄し、少なくとも1層以上の金属被覆8、8'が化学的に箔めっき境界面13の所定位置に施され、その後、形成された係止穴7、7'は熱風スズめっき、または、該係止穴7、7'に単に埋込、溶融された導電性溶ダ・ペーストや導電性プラスチックにより埋められるようにする。

【0015】導体箔10には非導電性接続被覆5が施され、あらかじめ加工された電氣的接続4、4'を備えた導体箔1と導体箔10が前記非導電接続被覆5を介して積層される際、該電氣的接続4、4'が前記接続媒体5を貫通して導体箔1と導体箔10との間に電氣的接続15、15'を形成し、それ以外の中間領域は電氣的に絶縁されるようにする。

【0016】なお、前記 前記導体箔は銅箔とすることが好ましい。

【0017】金属の導体箔1および10、ならびに、非金属の導体箔2および5の積層処理はロール状で連続的に圧着するロール・ツー・ロール方式によりなされるようにすることができる。

【0018】一方、本発明による多層プリント回路基板

の導体箔は、導体箔1の少なくとも片側1'の特定領域をめっきすることによりあらかじめ所定数の電氣的接続4、4'を加工し、あらかじめ加工された該電氣的接続4、4'を備えた導体箔1と別の導体箔10とが電氣的接続4、4'により電氣的接続を形成し、かつ、中間接続媒体5が前記電氣的接続4、4'以外の領域を電氣的に絶縁するごとくあらかじめ加工した電氣的接続4、4'を備えた導体箔1に、前記接続媒体5を介して別の導体箔10を積層する多層プリント回路基板の製造方法に使用する導体箔であって、導電材料である導体箔1と該導体箔1の片側1'に突出するあらかじめ加工された電氣的接続4、4'とからなることを特徴とするものである。

【0019】

【作用】本発明のように、準備段階であらかじめ施された電氣的接続を有する導体箔を用いることによって、品質の優れた導体箔プリント回路基板を高速度で生産することができ、さらに、ロール・ツー・ロール方式でも容易に応用可能である。また、導体箔にあらかじめ加工された電氣的接続を非金属箔である接続被覆に押圧、貫通させることにより、該導体箔と接続箔の反対側に位置する第2の導体箔との間に電氣的接続を可能とすることによって、一方では高価になる電解めっきを、他方では時間をより多く浪費する導体箔の貫通エッチングをしなくて済むようになる。

【0020】

【実施例】本発明の1つの実施例と、さらに2つの変形実施例とを、添付の図面を参照しながら、以下詳細に説明する。図1は、本発明の方法における第1の基本的な実施例についての個々の工程(a~h)を示す。図2は、電氣的接続を形成するために特殊な形状をした境界を有する凹部を使用した本発明の別の変形実施例における個々の工程(a~h)を示す。図3は、図1、図2の方法に従って形成された電氣的接続を引き続いて処理する、本発明のさらにもう1つの変形実施例における個々の工程(a~d)を示す。

【0021】図1は、本発明の方法の基本的原理を手順を追って図示したものである。図1のa~cは、光化学処理として知られている処理を使って、それほど複雑でない幾つかの操作によりあらかじめ電氣的接続を施すために微細でほとんど自由に選択し得る形状の凹部3、3'を形成するための方法を示す。裸の導体箔1の片面1'に被覆されたフォトレジスト2が所望のパターンに従って露光された後、現像液が施される。反応したフォトレジストの部分が取り除かれると、例えば円形窓状の径が非常に小さい100μm以下の凹部3、3'が形成され、それは導体箔1の金属部分まで達する。使用される金属は主として、例えば、プリント回路基板を被覆するのに使用されているような箔またはフィルムになった銅である。しかしながら、凹部3、3'は、必ずしも円形である必要はなく、代わりに、角形の係止穴でもよい

し、直線やひだ形や、波状の形をした自由に形作られた溝であってもよい。これらの底部分は、回路基板レイアウトの電気的接続パターンを作り出すのに有利である。

【0022】図1のdは、続いて行われる電解めっき処理で、金属、例えば、銅で凹部3、3'の領域をめっきする様子を示す。あらかじめ加工された前記電気的接続4、4'は、図示するように完全に凹部3、3'を埋めることが望ましく、実施例ではフォトレジスト上面との共通面12を形成するごとく平坦面6、6'を有している。この処理は、めっきパラメータを適切に選択することによって制御できる。当然のことながら、数種の金属被覆を続けてめっきすることも可能である。

【0023】図1のeの段階で残留フォトレジスト2が除去され、もって、少なくとも片面1'にあらかじめ施された電気的接続4、4'が突出した、むき出しの導体箔1が得られる。突起状にめっきされたこれらのものは、多層導体箔の続いて積層されるものの電気的接続となる。そして、このようにあらかじめ加工された導体箔1は、多層導体箔を形成する本発明の方法のためのきわめて優れた媒体となる。

【0024】図1のfとgに、上記の方法であらかじめ加工された導体箔1の片面1'に接着箔5などの接続媒体の被覆を使って第2の導体箔10を圧着する方法を示す。接続媒体または接着箔5は、2枚の前記導体箔1と10との間にあり、完全には硬化していない。エポキシやアクリルやポリイミド樹脂などの市販の接着剤でよい。加熱プレスによって、2枚の導体箔1および10は圧力を掛けられ、任意に加熱されて（加熱はしなくてもよい）互いに圧着される。この処理を矢印で示す。本発明によれば、あらかじめ施された電気的接続4、4'が中間の接着箔5を突き抜け、導体箔1および10の間に電気的接続15、15'で示される所望の電気的接続が形成される。半硬化状態の接着被覆媒体または接着箔5が硬化すると、これらの電気的接続15、15'は硬化後の接着箔5'の中において安定化し、その結果、この場合には2層の箔の電子回路の電気的接続15、15'が形成される。当然のことながら、この方法は、2層以上の、また、他の金属による箔回路を形成することもできる。このためには、この方法の図1のa～eと図1のf～gの工程を必要回数繰り返さなければならない。

【0025】図1のeの段階であらかじめ加工された電気的接続を導体箔両面に設けることも可能である。そうすることにより、あらかじめ加工された導体箔の両側から導体箔を伴う接着箔を圧着、積層し、電気的接続を形成するようにすることができる。

【0026】図1のhには、このように形成された銅被覆への続いて行われるパターン加工が示されている。導体箔1と10の個別の表面領域を設計通りに取り除いた結果として、回路が導体構造のレイアウト通りに構成される。これは、光化学処理として知られている方法によ

て行われ、回路デザインはフォトマスクによって転写され、導体パターン20、20'がエッチングされることにより形成される。

【0027】図1のa～gの段階において、技術的な理由で導体箔1、10はできるだけ薄いものが使われ、もって、エッチングを最小にする。このように、薄い導体フィルムは、処理するのが難しいので、構造的にもっと安定した厚目の転写箔またはキャリア箔と呼ばれる箔で被覆されていることが多い。この被覆は除去可能で、非破壊的方法で取り除くことができる。それは、電気的接続の製造に影響を与えず、図1のbの段階におけるフォトレジスト被覆後、または、図1のfの段階における導体箔1、10の圧着後、取り除くことができる。前記した被覆などの補助的な対策は、本発明の方法を説明するための中心課題ではないので、図1、図2、図3には示されていない。

【0028】図2には、特殊形状の境界を有するあらかじめ加工された電気的接続が使われた、本発明の変形実施例による方法の個々の工程が示されている。変形実施例は、電気的接続と対向する金属箔または導体箔10との間に中間接着被覆残留物が残留するのを防ぐ。これが残っていると、導体箔1と10との間の電気的接続に悪い影響を及ぼすので、残らないようにするのが好ましい。

【0029】図1に関連させて説明すると、図2のa～cの段階において、むき出しの導体箔1の少なくとも片面1'に、微細で無作為に選択し得るパターンの特殊な形状をした凹部3、3'が、例えば積層されたフォトレジスト被覆2に形成される。

【0030】図2のdの段階において、電解めっき処理により金属、好ましくは、銅が凹部3、3'にめっきされる。図1に示す実施例と異なるところは、これらのあらかじめ加工される電気的接続4、4'が凹部3、3'を埋め、さらに、積層されたフォトレジスト2を越えて突出し、フォトレジストとあらかじめ施される電気的接続によって形成される面12を越えて突出し、突出している半円または円弧状上部および平坦な底部を有する境界11、11'を形成していることである。この処理は、めっきパラメータを適切に選ぶことによって制御することができる。残留フォトレジストは、その後完全に取り除くことができ、もって、半円または円弧状の上部および平坦な底部を有する境界11、11'が突出した、あらかじめ加工された電気的接続4、4'を有するむき出しの導体箔1が得られる。

【0031】図2のe～hの段階では、本発明の方法は、図1について説明した方法で終了する。特別な被覆接続媒体、または、半硬化状態の接着箔5を用いることによって、あらかじめ加工された第1の導体箔1の片面1'に、第2の導体箔10が積層される。加熱プレスによって2枚の導体箔1と10は、圧力を掛けられ、互いに圧着されるが、加熱は任意である。特殊な形状をしている

結果、接着剤層は平らな面の時よりも容易に押しのけられ、従って、金属があらかじめ加工された電氣的接続4, 4'の突起は、より容易に半硬化状態の中間接着箔5を突き抜け、硬化した接着箔5'の残留物で隔てられることなく、導体箔1と10との間に信頼性の高い電氣的接続15, 15'を形成する。半円、または、円弧状上部および平坦な底部の境界11, 11'を有するため、前記電氣的接続は特に信頼性が高く、硬化した接着箔5'によって安定し、その結果、中間領域が電氣的に絶縁となる2層の箔の電子回路の電氣的接続15, 15'を形成する。当然のことながら、この方法は、2層以上の、また、他の金属でできた箔回路も形成することができる。このためには、この方法の図6～図8と図9～図10の段階を必要回数繰り返さなければならない。そして、このようにして形成した銅被覆である導体箔1, 10の表面領域をそれぞれ設計通りにエッチングにより取り除き、もって、導体パターン20, 20'が形成される。

【0032】図3は、本発明における方法のさらにもう1つの変形実施例であって、電氣的接続15, 15'に対して引き続いて施される処理工程(a～d)をそれぞれ示す。この付加的処理は、図2に示す実施例の場合と同様に、導体箔1, 10を結合あるいは圧着する際、導体箔10とあらかじめ加工された電氣的接続4, 4'との間に接着剤残留物が残留して導体箔1, 10間に電氣的接続不良が生じるのを防ぐのに適している。

【0033】この目的のために、図1のa～gに関連付けて説明した図3(または図1のg)に示すように、あらかじめ加工した電氣的接続を施した2層の電子回路を使用する。次に、この箔回路は、図3のbの段階において光化学処理により、フォトマスクによる回路レイアウトが導体箔1, 10に転写され、導体パターン20, 20'がエッチングされ(図1、図2のhの段階と同様)、さらに、導体パターン20, 20'を貫通して電氣的接続15, 15'の平らな境界6, 6'に達する係止穴7, 7'が形成される。サンドブラストや企図した軽いプラズマ・エッチングにより、電氣的接続15, 15'の境界6, 6'から接着剤の残さいを取り除くことができる。

【0034】図3のcの段階において、化学的に1層またはそれ以上の金属被覆8, 8'が導体箔/めっき境界面に意図的に施される。金属箔/めっき境界面13は、全体的に覆われても、部分的に覆われてもよい。使用する金属としては、例えば、ニッケル、金、スズなどがある。止まり穴7, 7'はそのままでも、直径を小さくしても、完全に塞いでしまってもよい。かくして、付加的な処理をすることにより、特定の点、または全体における電氣的接続15, 15'の電気伝導度が改善されるのである。

【0035】次の図3のdの段階においては、例えば、表面への熱風スズめっき9などで導体箔を処理したものであって、スズめっきは、この場合では2層箔の電子回

路の電氣的接続15, 15'を強化し安定させる。同様の結果を得ることのできる別の方法としては、例えば、導電ソルダー・ペーストや導電プラスチックを係止穴7, 7'に押し込んで単に溶解してもよい。

【0036】図3のa～dの工程を繰り返すことにより、3層、4層というように多層箔回路を形成することができる。このために、図1または図2の段階fの接着箔付の導体箔10を使った場合のように、図3のdの段階の最後に、例えば、接着剤付の箔回路をさらに積層してもよい。多数の変形が可能であるが、これは、本発明における知識をもってすれば当業者には容易である。

【0037】薄い導体箔の間に電氣的接続を形成する本発明の方法は、ロール・ツー・ロール方式でも容易に行うことができる。金属箔や非金属箔のみならずフォトレジストから接着箔に至るまでもロール状で供給し、互いに積層することにより、前述のすべての加工工程は、一貫した流れ作業方式で行うことができる。このことは、従来のプリント回路基板や導体箔の処理と比べると重要な進歩であって、本発明によるロール・ツー・ロール方式では個々の回路基板や導体箔を移送することによる無駄な時間、および、スペースが無くなる。

【0038】

【発明の効果】本発明による多層プリント回路基板は、金属箔あるいは導体箔からなるプリント回路基板の複数の異なる導体層間の電氣的接続を、より簡単に、より安価に形成することができたものであり、コストその他の面できわめて優れたものである。

【0039】また、本発明による多層プリント回路基板の製造方法によれば、品質の優れた導体箔プリント回路基板を高速度で生産することができ、さらに、ロール・ツー・ロール方式でも容易に行うことができるという効果がある。また、導体箔と接続箔の反対側に位置する第2の導体箔との間に電氣的接続を可能とすることによって、一方では高価になる電解めっきを、他方では時間をより多く浪費する導体箔の貫通エッチングをしなくて済むという効果がある。

【0040】さらに、本発明による多層プリント回路基板の導体箔を用いれば、金属箔あるいは導体箔からなるプリント回路基板の複数の異なる導体層間の電氣的接続を、より簡単に、より安価に形成することができるという効果がある。

【図面の簡単な説明】

【図1】本発明の方法における第1の基本的な実施例についての個々の工程を示す断面図である。

【図2】電氣的接続を形成するために特殊な形状をした境界を有する凹部を使用した本発明の別の変形実施例における個々の工程を示す断面図である。

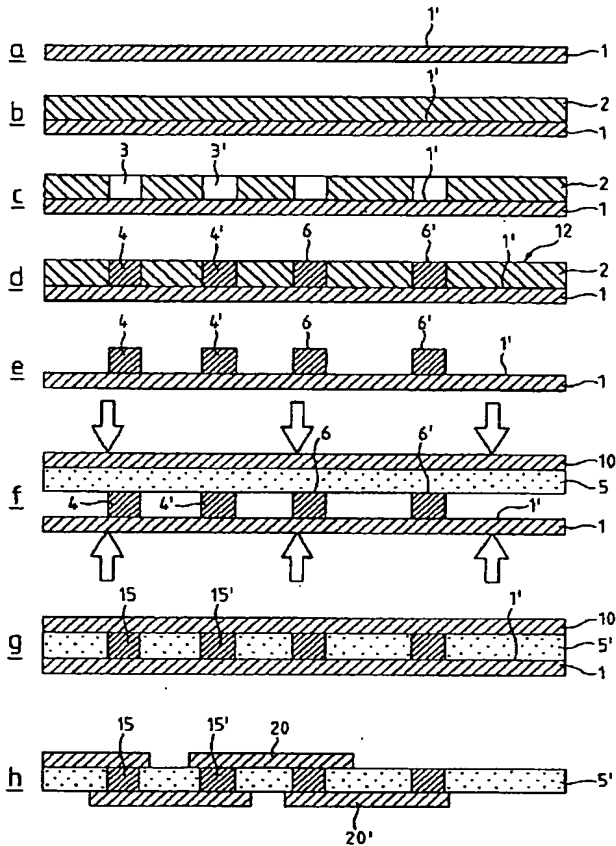
【図3】図1、図2の方法に従って形成された電氣的接続を引き続いて処理する、本発明のさらにもう1つの変形実施例における個々の工程を示す断面図である。

11

【符号の説明】

1, 10—導体箔、 1'—導体箔の片側、 2—フォトリソ、 3, 3'—凹部、 4, 4'—電氣的接

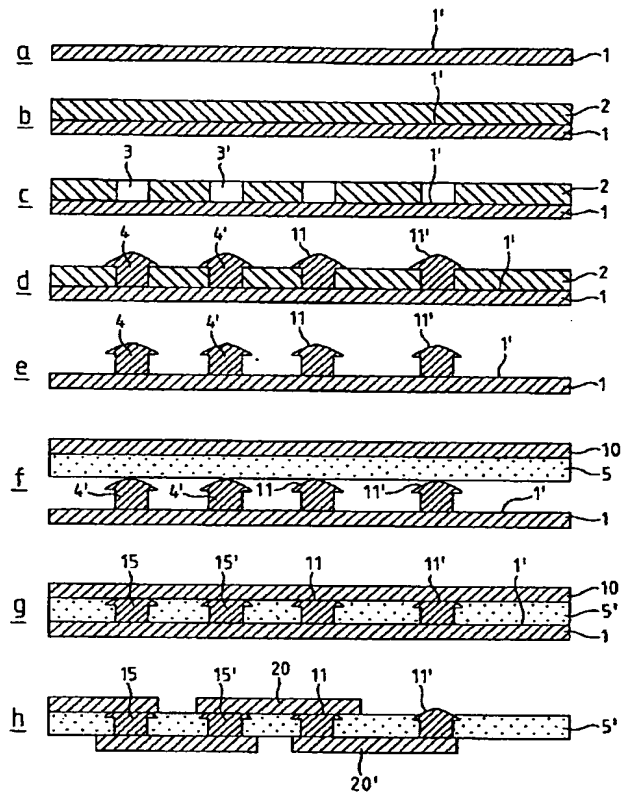
【図 1】



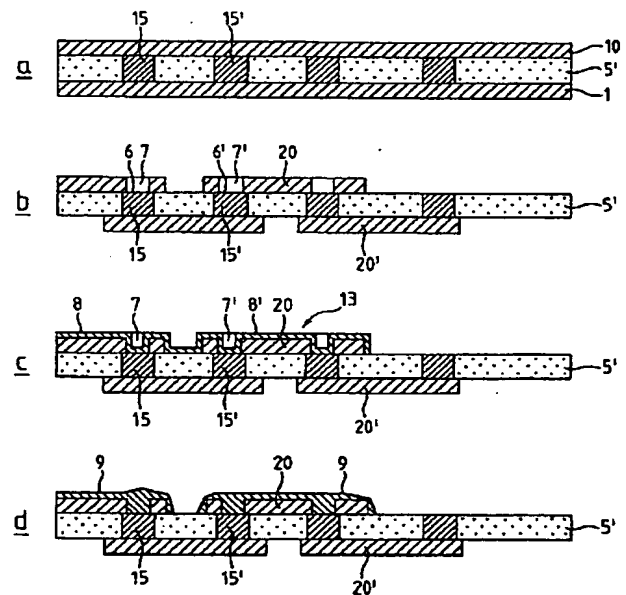
12

続、 5, 5'—接続媒体、 6, 6'—一面、 7, 7'—係止穴、 8, 8'—金属被覆、 11, 11'—境界、 12—一面、 15, 15'—電氣的接続。

【図 2】



【図 3】



【手続補正書】

【提出日】平成6年4月21日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正内容】

【0016】なお、前記導体箔は銅箔とすることが好ましい。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0031

【補正方法】変更

【補正内容】

【0031】図2のe～hの段階では、本発明の方法は、図1について説明した方法で終了する。特別な被覆接続媒体、または、半硬化状態の接着箔5を用いることによって、あらかじめ加工された第1の導体箔1の片面1'に、第2の導体箔10が積層される。加熱プレスによって2枚の導体箔1と10は、圧力を掛けられ、互い

に圧着されるが、加熱は任意である。特殊な形状をしている結果、接着剤層は平らな面の時よりも容易に押しのけられ、従って、金属があらかじめ加工された電氣的接続4、4'の突起は、より容易に半硬化状態の中間接着箔5を突き抜け、硬化した接着箔5'の残留物で隔てられることなく、導体箔1と10との間に信頼性の高い電氣的接続15、15'を形成する。半円、または、円弧状上部および平坦な底部の境界11、11'を有するため、前記電氣的接続は特に信頼性が高く、硬化した接着箔5'によって安定し、その結果、中間領域が電氣的に絶縁となる2層の箔の電子回路の電氣的接続15、15'を形成する。当然のことながら、この方法は、2層以上の、また、他の金属でできた箔回路も形成することができる。このためには、この方法の図2のa～eと図2のf～gの段階を必要な回数繰り返さなければならない。そして、このようにして形成した銅被覆である導体箔1、10の表面領域をそれぞれ設計通りにエッチングにより取り除き、もって、導体パターン20、20'が形成される。

19



Europäisches Patentamt
European Patent Office
Office européen des brevets



11 Veröffentlichungsnummer: **0 608 726 A1**

12

EUROPÄISCHE PATENTANMELDUNG

21 Anmeldenummer: **94100505.0**

51 Int. Cl.⁵: **H05K 3/40**

22 Anmeldetag: **14.01.94**

30 Priorität: **26.01.93 CH 217/93**

43 Veröffentlichungstag der Anmeldung:
03.08.94 Patentblatt 94/31

84 Benannte Vertragsstaaten:
DE FR GB IT NL SE

71 Anmelder: **DYCONEX PATENTE AG**
c/o Heinze & Co. Baarerstrasse 43
CH-6300 Zug(CH)

72 Erfinder: **Schmidt, Walter**
Oberwiesenstrasse 73 F
CH-8050 Zürich(CH)

74 Vertreter: **Frel, Alexandra Sarah**
Frei Patentanwaltsbüro
Hedwigsteig 6
Postfach 768
CH-8029 Zürich (CH)

54 Verfahren zum Durchplattieren von Leiterfolien.

57 Durchplattierungen in mehrschichtigen Leiterfolien werden durch Herstellen von vorbereiteten Durchplattierungen auf den später zu verarbeitenden Leiterfolien (1) vorbereitet, hierzu werden diese Leiterfolien (1) mit Photoresist (2) auflaminiert, derart, dass in einem photochemischen Verfahren ein frei wählbares Muster von Ausnehmungen (3,3') in dem Photoresist belichtet und ausentwickelt wird, dass in einem galvanischen Plattierungsprozess Metall (4,4') in diese Ausnehmungen (3,3') aufplattiert wird und dass der Photoresist (2) anschliessend entfernt wird, dass mindestens zwei Leiterfolien (1,10) gepresst, derart dass die Leiterfolien (1,10) durch mindestens eine intermediäre Klebefolie (5) als Klebemittel getrennt sind und dass jede Klebefolie (5) auf mindestens einer Leiterfolie (10) auflaminiert ist, jede dieser intermediären Klebefolien (5) liegt an mindestens einer mit vorbereiteten Durchplattierungen (4,4') gearbeiteten Leiterfolie (1) an, derart, dass beim Pressen mindestens zweier Leiterfolien (1,10) die auf mindestens einer der Leiterfolien (1,10) vorbereiteten Durchplattierungen (4,4') jeweils die intermediäre Klebefolie (5) durchdringen und Durchplattierungen (15,15') zwischen diesen Leiterfolien (1,10) gebildet werden.

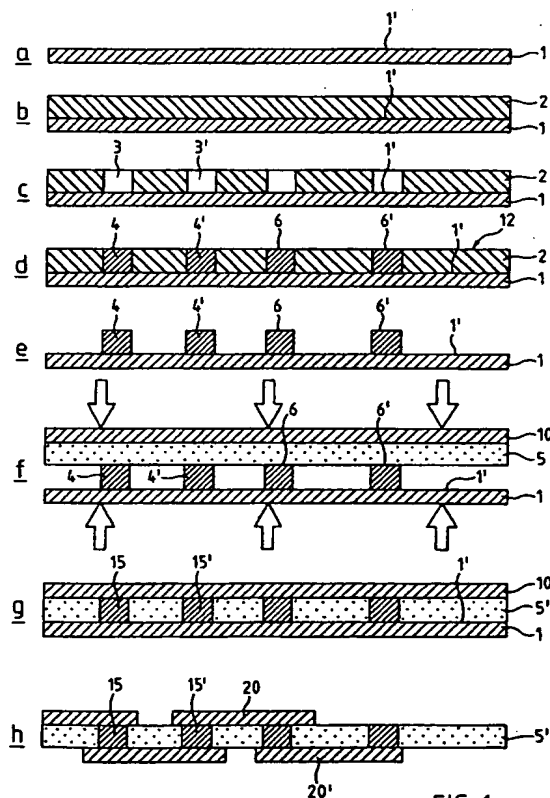


FIG. 1

EP 0 608 726 A1

Die Erfindung bezieht sich auf die Herstellung von Leiterfolien und betrifft ein Verfahren zum Herstellen von Durchplattierungen zwischen zwei- oder mehrschichtigen Leiterfolien.

In herkömmlichen Methoden der Leiterplattentechnik werden Platinenlöcher, welche primär zum elektrischen Verbinden verschiedener Leiterlagen verwendet werden, durch mechanisches Bohren erzeugt. Hierzu werden mehrschichtige Leiterplatten, bestehend aus mehreren Lagen von Metall/Nichtmetallschichten benutzt. Die Bohrlöcher werden dann mit elektrisch leitenden Materialien bspw. ausgefüllt, wodurch die Durchkontaktierungen gebildet werden. Mittels Strukturierung (Layout) der Leiterfolien, beispielsweise durch gezieltes Entfernen einzelner Oberflächenbereiche der äusseren Metallschichten dieser Leiterfolien, erhält man die fertige Schaltung. Ein Nachteil dieser Methode ist die durch das mechanische Bohren erzwungene Grösse der Bohrdurchmesser von bspw. 0,2mm. Derart grosse Bohrlöcher nehmen für viele Anwendungen rein flächenmässig zuviel Platz ein, sie verunmöglichen eine optimale, dichteste Leiterbelegung. Das mechanische Bohren von Durchkontaktierungen stellt eine technologische Grenze in der Leiterplattentechnik dar, da damit nur Bohrdurchmesser grösser als 0,2mm technisch und ökonomisch sinnvoll hergestellt werden können.

Eine nichtmechanische Methode zum Herstellen kleinerer Bohrlöcher besteht im galvanischen Durchplattieren ganzer vorgebohrter Leiterplatten, was aber bekanntermassen ein teuer und mit relativ grossem Ausschuss belasteter Prozess ist. Sobald Nasschemie zum Einsatz kommt, müssen umfangreiche Anlagen für Fabrikation und Entsorgung vorgesehen werden, was hohe Investitionskosten verursacht. Ausschüsse bei der Produktion verteuern das Produkt und eventuelle Kontaktausfälle im Bereich der verwendeten Plattierungshülse verursachen beträchtliche Folgekosten. Dies ist Grund genug, nach neuen Verfahren zu suchen.

Ein neuartiges Verfahren, das diese Probleme löst, ist bspw. in der Schweizer Patentanmeldung Nr: 01873/92-8 vom 15. Juni 1992 beschrieben. Darin wird ein nichtmechanisches und nicht(nass-)galvanisches Verfahren zur simultanen Herstellung einer Vielzahl von betriebssicheren Durchplattierungen mehrlagiger Leiterfolien in verhältnismässig wenigen Arbeitsschritten beschrieben. Dieses Verfahren hat ausserdem den Vorteil, dass etablierte und damit bewährte Verarbeitungsschritte verwendet werden können, was die Herstellungssicherheit wesentlich verbessert. Es benötigt eine photochemische Strukturierung der Oberfläche und bedingt den Einsatz einer Plasma-Atz-Anlage. Das Durchätzen der Leiterfolie ist, trotz der wesentlichen Vorteile, die diese Technik bietet, in letzter Konsequenz jedoch der geschwindigkeitsbestimmende Schritt

der Herstellung. Dieses Verfahren hat somit den Nachteil, zeitaufwendiger als nötig und damit letztlich auch teurer zu sein.

Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, ein Verfahren aufzuzeigen, um elektrische Verbindungen zwischen verschiedenen Leiterlagen von Metallfolien noch einfacher und kostengünstiger herzustellen. Diese Aufgabe wird durch eine spezielle Vorbereitung von Leiterfolien für die elektrisch leitende Schicht gelöst, derart, dass auf diese Leiterfolien in einem vorbereitenden Schritt Durchplattierungen aufgebracht werden, welche beim Laminieren der Metallfolien mit Nichtmetallfolien wie bspw. Haft- oder Klebefolien auf eine gegenüberliegende Leiterfolie oder Gegen-Metallfolie eine schnelle und sichere Herstellung mehrlagiger elektronischer Leiterfolien mit Durchplattierungen auch von Rolle zu Rolle ermöglicht. Die vorgearbeiteten Durchplattierungen auf der einen Leiterfolie drücken sich hierbei durch eine angrenzende Haftschrift einer Nichtmetallfolie und stellen so eine Verbindung zur nächsten, beachtlichen Leiterfolie oder Gegen-Metallfolie her. Hierdurch wird einerseits das teure galvanische Durchplattieren und andererseits das zeitlich aufwendigere Durchätzen von Leiterfolien umgangen.

Nachfolgend wird eine Ausführungsform der Erfindung mit zwei weiteren Varianten anhand der nachfolgend aufgeführten Figuren im Detail erörtert.

- Fig.1 zeigt die einzelnen Schritte (1a-1h) des erfindungsgemässen Verfahrens in einer ersten, grundlegenden Ausführungsform.
- Fig.2 zeigt die einzelnen Schritte (2a-2h) des erfindungsgemässen Verfahrens in einer anderen Variante, bei der zum Herstellen von Durchplattierungen Ausnehmungen mit besonders geformten Begrenzungen benutzt werden.
- Fig.3 zeigt die einzelnen Schritte (3a-3d) des erfindungsgemässen Verfahrens in einer weiteren Variante, bei der eine Nachbehandlung der Durchplattierungen, hergestellt gemäss den Figuren 1 oder 2 erfolgt.

In **Figur 1** ist in schematischer Darstellung (Fig. 1a-1h) der Ablauf des erfindungsgemässen Verfahrens im Grundprinzip zu sehen.

Mit den Buchstaben a-c wird gezeigt, wie mit Hilfe eines an sich bekannten photochemischen Vorgehens in wenigen und wenig aufwendigen Arbeitsschritten ein feines, nahezu beliebiges, frei wählbares Muster von beliebig geformten Ausnehmungen 3,3' zur Formung von vorgearbeiteten Durchplattierungen hergestellt wird. Eine auf einer Seite 1' einer blanken Leiterfolie 1 aufgebrachte Schicht Photoresist 2 wird gemäss dem gewünsch-

ten Muster belichtet und anschliessend ausentwickelt. Nach Entfernen des umgesetzten Photoresists entstehen die Ausnehmungen 3,3' bspw. kreisrunde Fenster, mit sehr geringem Durchmesser unterhalb 100µm, welche bis zum Metall der Leiterfolie 1 hinab reichen. Als Metall wird vornehmlich Kupfer verwendet, bspw. Kupferfolien, wie sie zum Kaschieren von Leiterplatten verwendet werden. Die Ausnehmungen (3,3') müssen jedoch nicht kreisförmig sein, es können auch rechteckige Sacklöcher oder frei strukturierte Nuten sein, welche geradlinig oder gerippt oder geschwungen ausgeformt sind. Vorteilhafterweise wird mit diesen Vertiefungen das Muster der Durchplattierungen des Leiterplatten-Layouts erzeugt.

Figur 1d zeigt, wie anschliessend in einem galvanischen Plattierungsprozess Metall beispielsweise Kupfer, zonenweise in die Ausnehmungen 3,3' aufplattiert wird. Bevorzugterweise füllen diese vorbereiteten Durchplattierungen 4,4' die Ausnehmungen 3,3', wie abgebildet, vollständig aus, bei der gezeigten Variante weisen sie flache Begrenzungen 6,6' auf, derart, dass eine ebene Oberfläche der heterogenen Photoresist/Plattierung-Grenzflächen 12 entsteht. Dieser Arbeitsvorgang lässt sich durch geeignete Wahl der Plattierungsparameter kontrollieren. Natürlich können auch mehrere Schichten verschiedener Metalle nacheinander aufplattiert werden.

Im Schritt gemäss Figur 1e wird das restliche Photoresist 2 entfernt, sodass man eine blanke Leiterfolie 1 erhält, welche nunmehr auf mindestens einer Seite 1' die vorbereiteten Durchplattierungen 4,4' als Erhöhungen aufweist. Diese aufplattierten Erhöhungen sind die späteren Durchplattierungen in einer mehrlagigen Leiterfolie. Diese derart vorbereitete Leiterfolie 1 ist somit das Ausgangsmittel des erfindungsgemässen Verfahrens zur Herstellung von mehrschichtigen Leiterfolien.

In den Figuren 1f und 1g wird gezeigt, wie unter Verwendung einer Schicht Verbindungsmittel, bspw. einer Klebefolie 5 eine zweite Leiterfolie 10 auf Seite 1', der wie oben beschrieben, vorbereiteten Leiterfolie 1 aufgepresst wird. Das Verbindungsmittel oder die Klebefolie 5 liegt intermediär zwischen diesen beiden Leiterfolien 1 und 10 und kann aus handelsüblichen Klebemitteln, wie Epoxid-, Acryl-, Polyimidharzen bestehen, welche jedoch nicht vollständig ausgehärtet sind. In einer Heizpresse werden die beiden Leiterfolien 1 und 10 unter Druck und gegebenenfalls unter erhöhter Temperatur zusammengepresst. Dieser Vorgang wird durch die dunklen Pfeile dargestellt. Erfindungsgemäss durchdringen hierbei die vorbereiteten Durchplattierungen 4,4' die intermediäre Klebefolie 5 und stellen die gewünschten elektrischen Verbindungen als Durchplattierungen 15,15' zwischen den Leiterfolien 1 und 10 sicher. Diese Durchplattierungen

15,15' werden beim Aushärten der Schicht Verbindungsmittel oder Klebefolie 5 in die ausgehärtete Klebefolie 5' stabilisiert und bilden somit Durchplattierungen 15,15' einer, in diesem Fall zweilagigen elektronischen Folienschaltung. Natürlich können mit diesem Verfahren auch Folienschaltungen mit mehr als zwei Lagen und auch aus verschiedenen Metallen hergestellt werden. Hierzu müssen die Schritte gemäss den Figuren 1a-1e und 1f-1g des Verfahrens dementsprechend oft wiederholt werden.

Es ist auch möglich, nicht nur eine der zu verklebenden Leiterfolien, sondern beide der zu verklebenden Leiterfolien, ein- oder beidseitig, mit vorgearbeiteten Durchplattierungen zu versehen, welche gemäss den Arbeitsschritten nach Figur 1e aufgebracht werden. Hieraufhin kann auf eine oder auch auf beide dieser so vorbereiteten Leiterfolien eine Klebefolie auflaminiert werden, sodass die vorbereiteten Durchplattierungen der Leiterfolien die intermediären Klebefolien beim Pressen der Leiterfolien durchdringen und Durchplattierungen bilden.

Figur 1h zeigt die abschliessende Strukturierung der so gebildeten Kupferschichten. Durch das gezielte Entfernen einzelner Oberflächenbereiche der Leiterfolien 1 und 10 wird die Schaltung gemäss dem Layout der Leiterstruktur strukturiert. Dies geschieht mit an sich bekannten photochemischen Verfahren, wobei der Schaltungsentwurf mittels einer Photomaske übertragen wird und die Leitermuster 20,20' herausgeätzt werden.

Aus technischen Gründen werden bei diesen Schritten gemäss den Figuren 1a-1g möglichst dünne Leiterfolien 1,10 verwendet, derart, dass beispielsweise Unterätzungen minimal gehalten werden. Solch dünne Leiterfolien sind in der Regel schwierig zu verarbeiten, sodass sie oft mit einer mechanisch stabileren, dickeren, sogenannten Transfer- oder Trägerfolie kaschiert werden. Diese Kaschierung ist reversibel und zerstörungsfrei eliminierbar. Sie beeinflusst das Herstellen der Durchplattierungen nicht und kann schon nach dem Aufbringen der photosensitiven Schicht im Schritt gemäss Figur 1b oder erst nach dem Pressen der Leiterfolien 1,10 im Schritt gemäss Figur 1f abgelöst werden. Eine Hilfsmassnahme, wie die eben diskutierte Kaschierung ist für die Beschreibung des erfindungsgemässen Verfahrens nicht von zentraler Bedeutung und ist daher in den Figurenfolgen 1,2 und 3 nicht dargestellt.

In Figur 2 sind die einzelnen Schritte (Fig. 2a-h) des erfindungsgemässen Verfahrens in einer variierten Ausführungsform gezeigt, bei der vorbereitete Durchplattierungen mit besonders geformten Begrenzungen benutzt werden. Diese variierte Ausführungsform ist zweckmässig, um zu verhindern, dass Kleberückstände (von der intermediären Klebeschicht) zwischen den Durchplattierungen und

der aufgesetzten Leiterfolie oder Gegen-Metallfolie 10 verbleiben und dadurch den elektrischen Kontakt zwischen den Leiterfolien 1 und 10 negativ beeinflussen.

In den Schritten gemäss den Figuren 2a-2c wird, analog zur Beschreibung von Figur 1, ein feines, beliebig wählbares Muster von speziell geformten Ausnehmungen 3,3' auf mindestens einer Seite 1' einer blanken Leiterfolie 1 mit bspw. einer auflamierten Schicht Photoresist 2 gebildet.

Im Schritt gemäss Figur 2d wird in einem galvanischen Plattierungsprozess Metall wiederum bevorzugt Kupfer, in die Ausnehmungen 3,3' aufplattiert. Im Unterschied zur ersten Ausführungsform in Figur 1 füllen diese vorbereiteten Durchplattierungen 4,4' die Ausnehmungen 3,3' diesmal nicht nur aus, sondern steht auf dem auflamierten Photoresist 2 über und bildet über die von Photoresist und den vorbereiteten Durchplattierungen gebildeten Grenzflächen 12 hinausragend, halbrundförmige oder flachrundförmige Begrenzungen 11,11' aus. Dieser Arbeitsvorgang lässt sich durch geeignete Wahl der Plattierungsparameter kontrollieren. Natürlich können auch hier mehrere Schichten, auch verschiedener Metalle, aufplattiert werden. Das restliche Photoresist wird dann vollständig entfernt, sodass eine blanke Leiterfolie 1 entsteht, welche die vorbereiteten Durchplattierungen 4,4' mit den halbrundförmigen oder flachrundförmigen Begrenzungen 11,11' als Erhöhungen aufweist.

In den Schritten gemäss den Figuren 2e-2h wird das erfindungsgemässe Verfahren, analog zur Beschreibung der Figur 1, beendet. Eine zweite Leiterfolie 10 wird unter Verwendung einer speziellen Schicht Verbindungsmittel oder Klebefolie 5 mit nicht vollständig ausgehärtetem Kleber auf die Seite 1' der ersten vorbereitete Leiterfolie 1 auflamiert. In einer Heizpresse werden die beiden Leiterfolien 1 und 10 unter Druck und gegebenenfalls unter erhöhter Temperatur zusammengepresst. Durch die spezielle Formgebung wird die Klebermasse besser verdrängt, als dies bei ebenen Flächen der Fall wäre, und so durchdringen die von den metallischen vorbereiteten Durchplattierungen 4,4' gebildeten Erhöhungen die intermediäre Klebefolie 5 leichter und stellen sichere elektrische Verbindungen 15,15' zwischen den Leiterfolien 1 und 10 her, welche ansonsten durch die ausgehärtete Klebefolie 5 getrennt sind. Diese Verbindungen sind aufgrund der halbrundförmigen oder flachrundförmigen Begrenzungen 11,11' besonders sicher und werden durch die ausgehärtete Klebefolie 5 stabilisiert und bilden somit Durchplattierungen 15,15' einer, in diesem Fall zweilagigen elektronischen Folienschaltung, während die dazwischenliegenden Zonen elektrisch isoliert bleiben. Natürlich können mit diesem Verfahren auch Folienschaltungen mit mehr als zwei Lagen und auch aus verschiedenen

Metallen hergestellt werden. Hierzu müssen die Schritte gemäss den Figuren 2a-e und 2f-g des Verfahrens dementsprechend oft wiederholt werden. Abschliessend erfolgt die Strukturierung der so gebildeten Kupferschichten durch das gezielte Entfernen einzelner Oberflächenbereiche der Leiterfolien 1,10, sodass die Leitmuster 20,20' herausgeätzt werden.

In Figur 3 sind die einzelnen Schritte (Fig. 3a-d) des erfindungsgemässen Verfahrens in einer weiteren Variante gezeigt, bei der eine Nachbehandlung der Durchplattierungen 15,15' erfolgt. Diese zusätzliche Massnahme ist zweckmässig, um wie bei der Ausführungsform gemäss Figur 2 zu verhindern, dass beim Verbinden oder Zusammenkleben der Leiterfolien 1,10 Kleberückstände zwischen den vorbereiteten Durchplattierungen 4,4' und der aufgepressten gegenüberliegenden Leiterfolie 10 verbleiben und dadurch das Durchplattieren der Leiterfolien 1,10 erschwert oder mindert, mit dem Resultat einer schlechten elektrischen Verbindung.

Hierzu wird von einer, gemäss des in den Schritten gemäss den Figuren 1a-1g beschriebenen Vorgehens, einer hier zweilagigen elektronischen Folienschaltung ausgegangen. Eine solche Folienschaltung mit vorgearbeiteten Durchplattierungen (gemäss Figur 1g) ist in Figur 3a abgebildet.

Diese Folienschaltung wird nun im Schritt gemäss Fig. 3b derart behandelt, dass in einem photochemischen Verfahren der Schaltungsentwurf (Layout) mittels einer Photomaske auf die Leiterfolien 1 und 10 übertragen wird und die Leitmuster 20,20' herausgeätzt werden (analog zu den Schritten gemäss Buchstabe h der Figurenfolgen 1 und 2), wobei zusätzlich über den Durchplattierungen 15,15' Sacklöcher 7,7' geschaffen werden, welche Zugang zu den flachen Begrenzungen 6,6' der Durchplattierungen 15,15' ermöglichen. Durch Sandstrahlen oder gezieltes leichtes Plasma-Ätzen können eventuell vorhandene Kleberückstände von den Begrenzungen 6,6' der Durchplattierungen 15,15' entfernt werden.

Im Schritt gemäss Figur 3c werden anschliessend chemisch eine oder mehrere Metallschichten 8,8' gezielt auf die Leiterfolie/Plattierung-Grenzfläche aufgetragen. Die Metallfolie/Plattierung-Grenzflächen 13 können hierbei vollständig oder teilweise bedeckt werden. Als Metall kann beispielsweise Nickel, Gold, Zinn etc. benutzt werden. Die vormaligen Sacklöcher 7,7' können hierbei weiterhin bestehen bleiben oder im Durchmesser verkleinert werden oder ganz verschlossen werden. Auf diese Weise kann an bestimmten Stellen oder generell in Form einer Zusatzbehandlung die elektrische Leitfähigkeit der Durchplattierungen 15,15' verbessert werden.

Die abschliessende Behandlung der Leiterfolien in einem Schritt gemäss Figur 3d erfolgt beispielsweise durch Verzinnungen 9 der Oberfläche, wobei mittels Heissluft-Verzinnens die Stärkung und Stabilisierung der Durchplattierungen 15,15' der in diesem Anwendungsbeispiel zweilagigen elektronischen Folienschaltung erfolgt. Andere mögliche Arbeitsschritte, welche zum selben Ergebnis führen, können beispielsweise das Eindringen leitfähiger Lotpasten oder leitfähigen Kunststoffs in die Sacklöcher 7,7' sein, oder einfach das Aufschmelzen derselben.

Natürlich lassen sich durch Wiederholung der Schritte gemäss den Figuren 3a-3d auch drei-, vier- und mehrlagige Folienschaltungen schaffen. Hierzu kann beispielsweise eine Folienschaltung nach Beendigung des Schritts gemäss Figur 3d mit einer weiteren Klebefolie laminiert werden, sodass sie danach im Arbeitsschritt f von Figur 1 oder 2 als Leiterfolie 10 wieder in das Verfahren integriert werden kann. Hierbei bestehen beliebig viele Variationsmöglichkeiten, die der Fachmann, in Kenntnis der Erfindung, anwenden kann.

Das erfindungsgemässe Verfahren zum Herstellen von Durchkontaktierungen zwischen dünnen Leiterfolien lässt sich gut in einem kontinuierlichen Prozess einer Rolle-zu-Rolle Verarbeitung anwenden. Die Metallfolien selbst, als auch die Nichtmetallfolien wie die aufzulaminierenden Photoresistfolien oder die aufzulaminierenden Klebefolien, liegen in Rollenform vor und alle beschriebenen Arbeitsschritte lassen sich in Fliessbandweise durchführen. Dies ist ein bedeutender Fortschritt gegenüber der konventionellen Leiterplatten- oder Leiterfolientechnik; Totzeiten und Leerplätze, bedingt durch den Transfer einzelner Leiterplatten oder Leiterfolien, fallen bei der oben diskutierten Methode weg.

Patentansprüche

1. Verfahren zum Herstellen von Leiterfolien für zwei- und mehrschichtige Leiterplatten, **dadurch gekennzeichnet**, dass eine Leiterfolie (1) auf mindestens einer Seite (1') zonenweise aufplattiert wird, um eine gewünschte Anzahl von vorgearbeiteten Durchplattierungen (4,4') zu erzielen, wodurch eine andere Leiterfolie (10) mittels eines Verbindungsmittels (5) so auf die Leiterfolie (1) mit den vorgearbeiteten Durchplattierungen (4,4') aufgebracht werden kann, dass die Leiterfolien über diese vorgearbeiteten Durchplattierungen (4,4') elektrisch verbunden sind und das Verbindungsmittel (5) die Zonen zwischen den vorgearbeiteten Durchplattierungen (4,4') elektrisch isoliert.
2. Verfahren zum Herstellen von Leiterfolien gemäss Anspruch 1, **dadurch gekennzeichnet**,

dass zum Herstellen der vorgearbeiteten Durchplattierungen (4,4') auf Leiterfolien diese zu verarbeitenden Leiterfolien (1) mit Photoresist (2) auflaminiert werden, derart, dass in einem photochemischen Verfahren ein frei wählbares Muster von Ausnehmungen (3,3') in der Schicht Photoresist (2) belichtet und ausentwickelt wird, dass in einem galvanischen Plattierungsprozess Metall in diesen Vertiefungen zu vorbereiteten Durchplattierungen (4,4') aufplattiert wird und dass der Restteil des Photoresists (2) anschliessend entfernt wird.

3. Verfahren zum Herstellen von Leiterfolien gemäss Anspruch 2, **dadurch gekennzeichnet**, dass die vorbereiteten Durchplattierungen (4,4') derart in die Ausnehmungen (3,3') der Leiterfolien (1) aufplattiert werden, dass die vorbereiteten Durchplattierungen (4,4') die Ausnehmungen (3,3') vollständig ausfüllen und dass die vorbereiteten Durchplattierungen (4,4') flache Begrenzungen (6,6') besitzen, derart, dass eine ebene Oberfläche der heterogenen Photoresist/Plattierung-Grenzfläche (12) entsteht.
4. Verfahren zum Herstellen von Leiterfolien gemäss Anspruch 2, **dadurch gekennzeichnet**, dass die vorbereiteten Durchplattierungen (4,4') derart in die Ausnehmungen (3,3') der Leiterfolien (1) aufplattiert werden, dass die vorbereiteten Durchplattierungen (4,4') die Ausnehmungen (3,3') vollständig ausfüllen und dass die vorbereiteten Durchplattierungen (4,4') über das Photoresist (2) überstehen und halbrundförmige oder flachrundförmige Begrenzungen (11,11') besitzen, derart, dass eine unebene Oberfläche der heterogenen Photoresist/Plattierung-Grenzfläche (12) entsteht.
5. Verfahren zum Herstellen von Leiterfolien nach einem der Ansprüche 3 oder 4, **dadurch gekennzeichnet**, dass die zu verarbeitenden Metallfolien (1,10) durch Transfer- oder Trägerfolien kaschiert werden.
6. Leiterfolie nach Anspruch 1, **dadurch gekennzeichnet**, dass sie aus einem elektrisch leitenden Material besteht und Zonen mit vorgearbeiteten Durchplattierungen (4,4') aufweist, welche aus der Seite (1') der Leiterfolie (1) vorstehen.
7. Verfahren zur Herstellung von Leiterplatten mit zwei oder mehr elektrisch leitenden, durchkontaktierten Schichten unter Anwendung des Verfahrens gemäss Anspruch 1, **dadurch gekennzeichnet**, dass mindestens eine Leiterfo-

lie (1) auf mindestens einer Seite (1') vor dem Verbinden mit einer anderen Leiterfolie (10) zonenweise aufplattiert wird, um eine gewünschte Anzahl von vorgearbeiteten Durchplattierungen (4,4') zu erzielen, dass die gegenüberliegende Leiterfolie (10) mittels eines Verbindungsmittels (5) so auf die Leiterfolie (1) mit den vorgearbeiteten Durchplattierungen (4,4') aufgebracht wird, dass die Leiterfolien über diese vorbereiteten Durchplattierungen (4,4') elektrisch verbunden und die übrigen Zonen durch das dazwischenliegende Verbindungsmittel (5) elektrisch isoliert sind wobei die vorbereiteten Durchplattierungen (4,4') beim Zusammenpressen der Leiterfolien (1,10) das Verbindungsmittel (5) durchdringen und die Leiterfolien (1,10) an vorgesehenen Stellen die Durchplattierungen (15, 15') bilden

8. Verfahren zum Herstellen von Leiterplatten gemäss Anspruch 7, **dadurch gekennzeichnet**, dass in einem photochemischen Verfahren nachträglich Sacklöcher (7,7') in die Leiterfolien belichtet und ausentwickelt werden, derart dass Zugang zu den flachen Begrenzungen (6,6') der Durchplattierungen (15,15') geschaffen wird, dass durch Sandstrahlen oder Plasma-Ätzen vorhandene Kleberückstände von den Begrenzungen (6,6') der Durchplattierungen (15,15') entfernt werden, dass chemisch eine oder mehrere Metallschichten (8,8') gezielt auf die Metallfolien/Plattierungen-Grenzfläche (13) aufgetragen werden, und dass die nachträglich geschaffenen Sacklöcher (7,7') durch Heissluft-Verzinnungen (9) oder das Eindrücken leitfähiger Lötpasten oder leitfähigen Kunststoffs oder einfach durch Aufschmelzen dieser Sacklöcher (7,7') ausgefüllt werden.

9. Verfahren zum Herstellen von Leiterplatten nach einem der Ansprüche 7 oder 8, **dadurch gekennzeichnet**, dass eine Leiterfolie (1) mit vorbereiteten Durchplattierungen (4,4') mittels einer elektrisch nichtleitenden Verbindungsschicht (5) eine Gegen-Metallfolie (10) derart verbunden wird, dass diese Verbindungsschicht (5) von den vorbereiteten Durchplattierungen (4,4') durchdrungen werden und mit der gegenüberliegenden Leiterfolie oder Gegen-Metallfolie (10) und mit den Durchplattierungen (15,15') der Leiterfolie (1) eine Verbindung bilden, wobei die dazwischenliegenden Zonen elektrisch isoliert bleiben.

10. Verfahren zum Herstellen von Leiterplatten nach einem der Ansprüche 7 bis 9, **dadurch gekennzeichnet**, dass als Leiterfolien Metallfolien aus Kupfer verwendet werden.

11. Verfahren zum Herstellen von Leiterplatten nach einem der Ansprüche 7 bis 10, **dadurch gekennzeichnet**, dass das Verfahren in einem kontinuierlichen Prozess in Rolle-zu-Rolle Verarbeitung der zu verarbeitenden Metall- (1,10) und Nichtmetallschichten (2,5) durch Zusammenführen auf eine Rolle durchgeführt wird.

12. Leiterplatten, hergestellt mit Leiterfolien gemäss einem der Ansprüche 1 bis 9, **dadurch gekennzeichnet**, dass die Leiterfolien durch eine intermediäre Schicht, eines elektrisch nichtleitenden Verbindungsmittels (5) getrennt sind, dass mindestens eine Leiterfolie (1) auf mindestens einer Seite (1') zonenweise aufplattiert ist, dass die andere Leiterfolie (10) so auf die Leiterfolie (1) mit den vorgearbeiteten Durchplattierungen (4,4') aufgebracht ist, dass die Leiterfolien über diese vorbereiteten Durchplattierungen (4,4') verbunden und die Restzonen sind eine Leiterfolie (10) aufgebracht sind, wobei die vorbereiteten Durchplattierungen (4,4') die Schicht Verbindungsmittel (5) durchdringen, wodurch zwei Leiterfolien (1,10) an vorgesehenen Stellen (15,15') elektrisch verbunden sind.

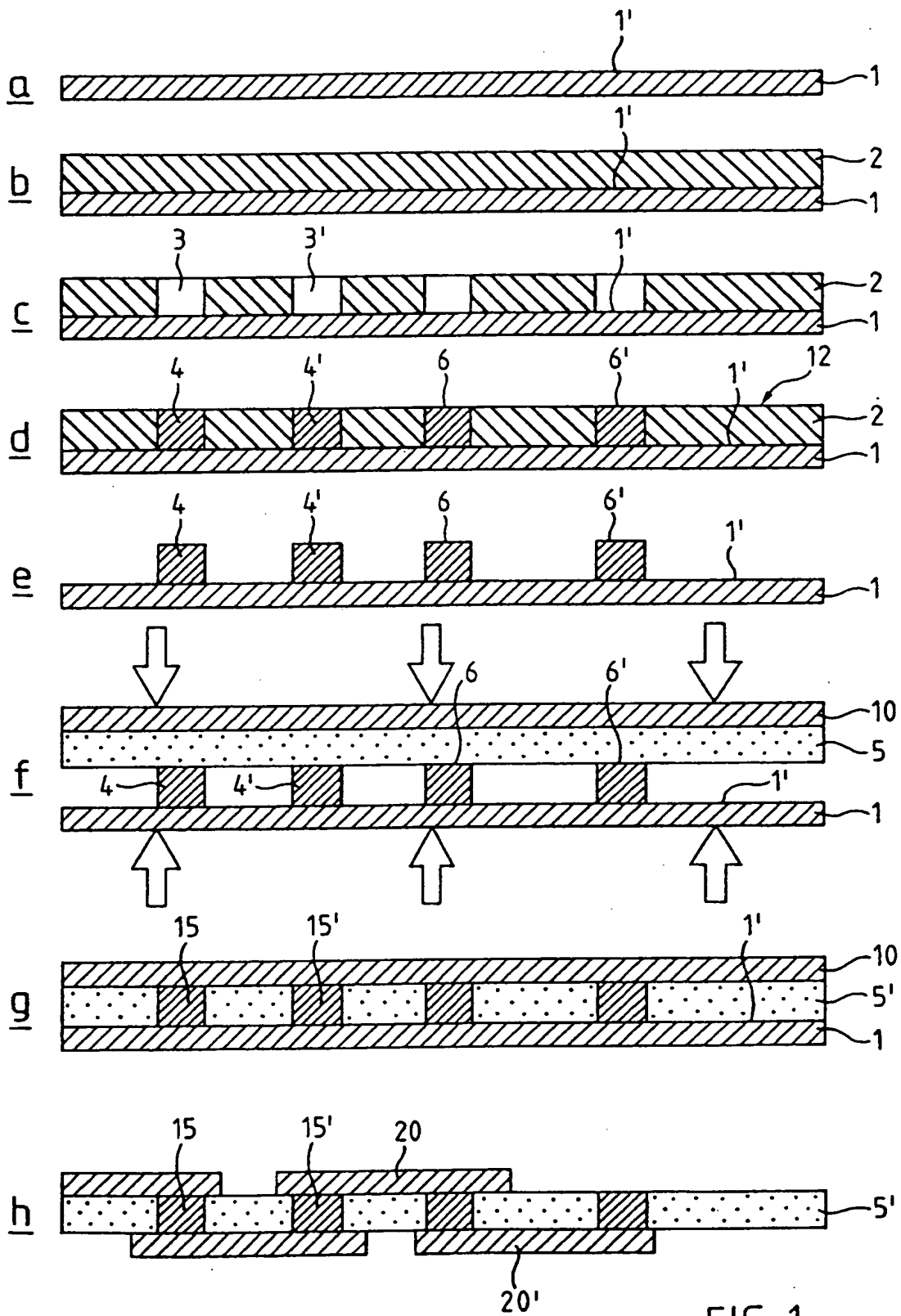


FIG. 1

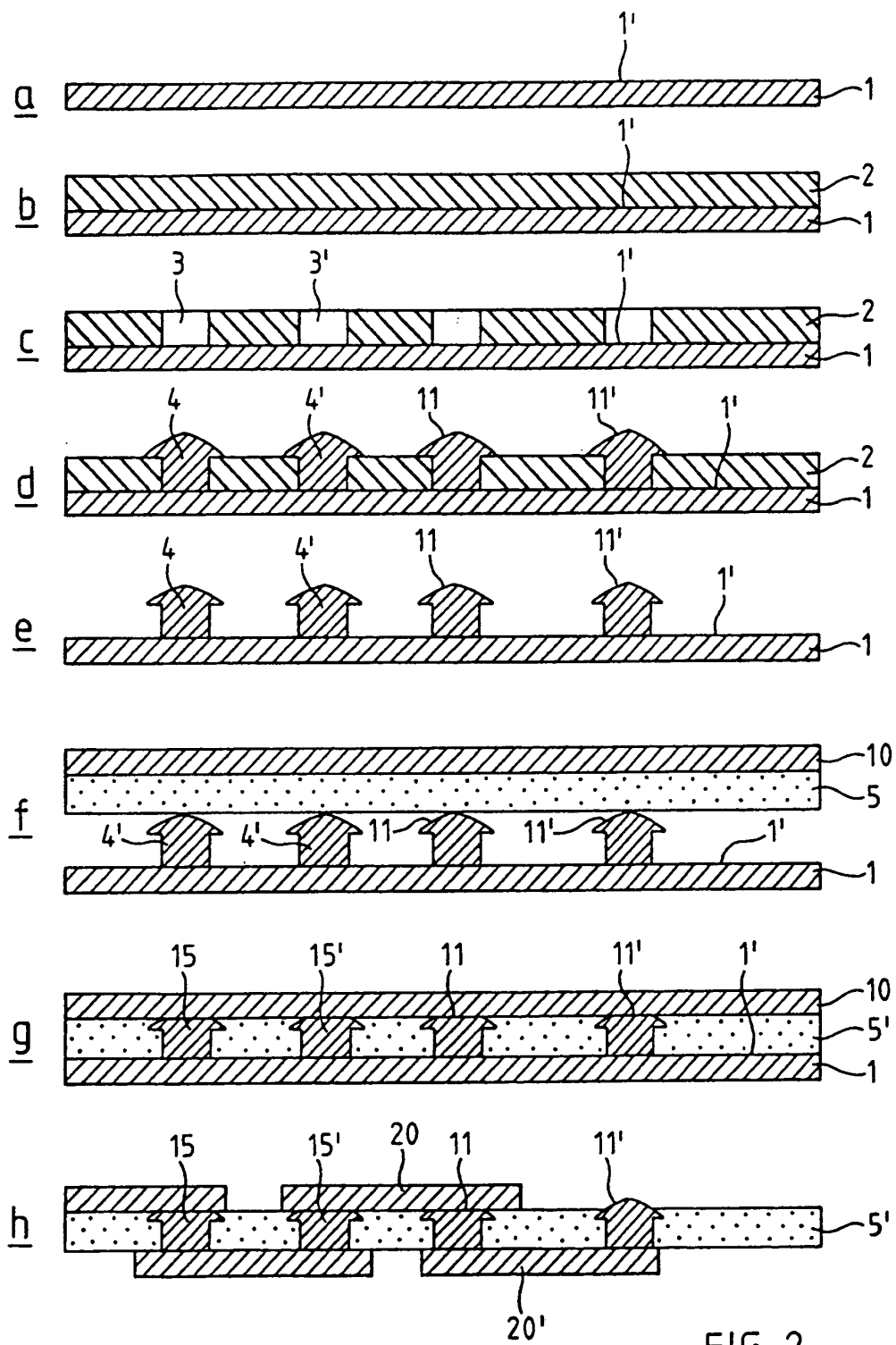


FIG. 2

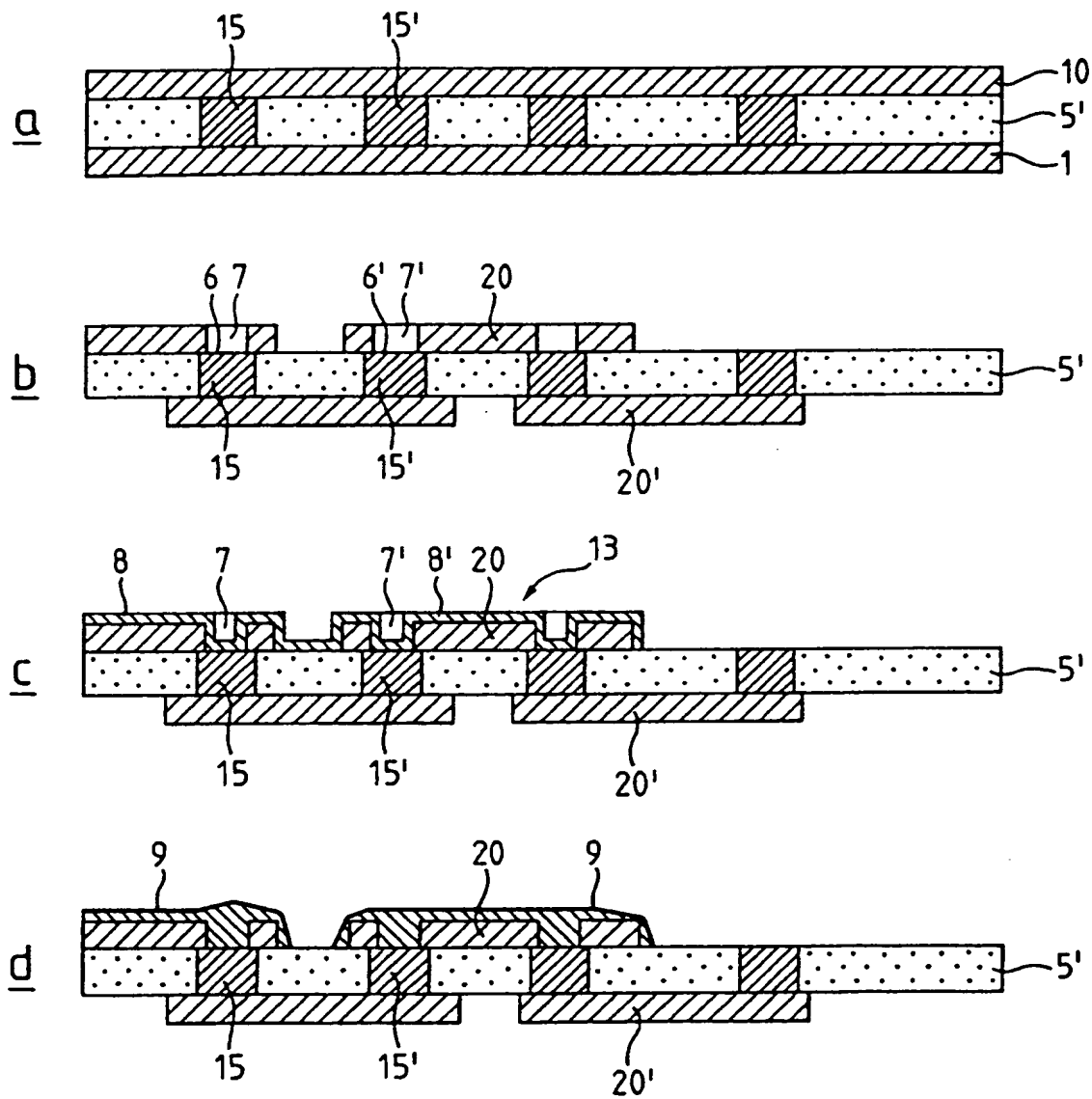


FIG. 3



Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung
EP 94 10 0505

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int.Cls)
X	US-A-3 953 924 (ZACHRY ET AL.) * Spalte 2, Zeile 23 - Spalte 3, Zeile 66; Abbildungen *	1-3,6	H05K3/40
Y	---	4,5,9	
A	---	7,10,12	
A	US-A-4 991 285 (SHAHEEN ET AL.) * das ganze Dokument *	1-7,9, 10,12	
Y	---	4,9	
A	US-A-4 769 309 (KING ET AL.) * Spalte 4, Zeile 22 - Spalte 5, Zeile 49; Abbildungen 1-18 *	1-3,6,7, 9,10,12	
Y	---	5	
A	DE-U-91 02 817 (ANDUS ELECTRONIC GMBH LEITERPLATTENTECHNIK) * Seite 4 - Seite 5; Abbildung *	1-3,6,7, 9,10,12	
A	GB-A-1 126 370 (BRITISH AIRCRAFT CORPORATION) * Abbildungen 2,3 *	1,3,6,7, 9,10,12	RECHERCHIERTE SACHGEBIETE (Int.Cls) H05K
P,X	EP-A-0 533 198 (NITTO DENKO CORPORATION) * Seite 10, Zeile 1 - Zeile 47; Abbildungen 11-16 *	1,6,7, 10,12	
A	-----	2-4,9	
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			
Recherchenamt	Abschließdatum der Recherche	Prüfer	
DEN HAAG	21. April 1994	Mes, L	
KATEGORIE DER GENANNTEN DOKUMENTE		T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : literares Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus andern Gründen angeführtes Dokument	
X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : mündliche Offenbarung P : Zwischenliteratur		* : Mitglied der gleichen Patentfamilie, überlappendes Dokument	